

GaAs МИС 36-разрядного последовательно-параллельного драйвера управления: от идеи до измерений

П.С. Сорвачев¹, А.В. Кондратенко¹, А.В. Бутерин², А.В. Иванов², А.С. Щербаков²

¹Обособленное подразделение АО «Микроволновые системы» в г. Нижний Новгород

²Обособленное подразделение АО «Микроволновые системы» в г. Саратов

Аннотация: в докладе представлены результаты разработки и измерения монолитной интегральной схемы 36-разрядного последовательно-параллельного драйвера управления, изготовленного на основе опциональных E/D-транзисторов с длиной затвора 500 нм, входящих в технологический процесс 150 нм GaAs pHEMT. Проект выполнен в рамках модернизации разработанных ранее приемо-передающих каналов для замены громоздких корпусированных сдвиговых регистров.

Ключевые слова: монолитная интегральная схема, транзистор с высокой подвижностью электронов, векторный модулятор, приемо-передающий канал, последовательно-параллельная загрузка данных, регистры сдвига и хранения, параметры рассеяния, технологический процесс GaAs pHEMT.

1. Введение

Одним из приоритетных направлений работы компании АО «Микроволновые системы» является разработка электронной компонентной базы (ЭКБ) для применения в радиоэлектронных системах. Использование монолитных интегральных схем (МИС) собственной разработки позволяет оптимизировать экономические и технические показатели разрабатываемых проектов.

В интересах Заказчиков компанией разработан ряд приемо-передающий канал (ППК) X-диапазона частот [1,2] с применением дискретно-переключаемых МИС собственной разработки: основного векторного модулятора (МИС MSP003D), дополнительного векторного модулятора (МИС MSP012D) и ступенчатого аттенюатора 0/20 дБ (МИС MSD109V). В кристаллы векторных модуляторов интегрированы параллельные драйверы управления, ступенчатый аттенюатор управляется парафазными сигналами. Для возможности реализации последовательно-параллельного управления МИС в составе ППК используются Si корпусированные четыре 8-битных регистра сдвига и хранения для загрузки 32 бит данных управления для приемного и передающего режимов работы.

В докладе представлены результаты проектирования и измерения параметров заказной GaAs МИС 36-разрядного последовательно-параллельного драйвера управления (МИС MSP701D). Работа велась в рамках модернизации существующего ППК X-диапазона частот.

2. Краткое описание схемы 36-разрядного драйвера управления и ее применение с МИС собственной разработки

Проект 36-разрядного последовательно-параллельного преобразователя кода реализован на опциональных E/D-транзисторах с длиной затвора 500 нм, входящих в основной технологический процесс, в основе которого лежат нормально открытые GaAs полевые транзисторы с высокой подвижностью электронов с длиной затвора 150 нм.

Схемотехника МИС MSP701D состоит из ряда логических вентилей: инвертор,

2И-Не, 2ИЛИ-Не, 3ИЛИ-Не. На рисунке 1 изображены эквивалентные схемы логических элементов. Все необходимые логические вентили реализованы на основе семейства DCFL-логики на полевых транзисторах (логические схемы с непосредственными связями). Основные преимущества использования данной логики по сравнению с другими логическими семействами на GaAs техпроцессе - это простота реализации, низкое потребление тока и малая занимаемая площадь на кристалле [3].

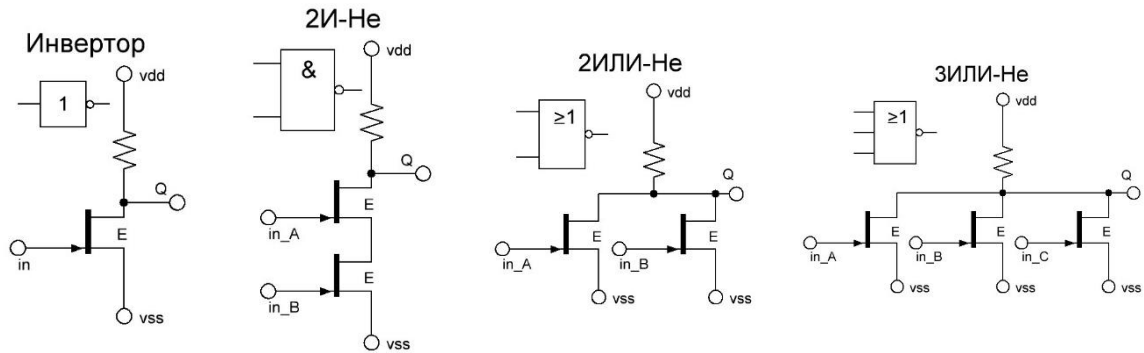


Рисунок 1. Эквивалентные схемы логических вентилях.

D-триггеры, схемы мультиплекторов и входная функциональная схема состоит из логических вентилях. D-триггеры образуют регистры сдвига и хранения, реализующие функцию преобразования из последовательного кода в параллельный. Благодаря схемам мультиплекторов можно выбирать необходимый набор загружаемых бит данных в зависимости от режима работы прием/передача ППК. Габаритные размеры МИС MSP701D составляют 5100x2100 мкм², потребление I=1,3 мА/бит, напряжение питания 5 В. На рисунке 2 изображена топология схемы драйвера управления.

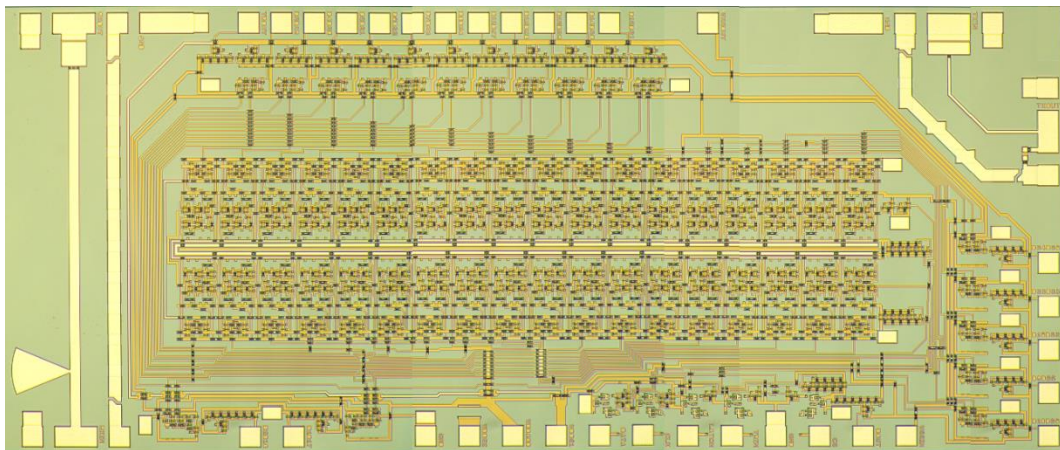


Рисунок 2. Топология МИС MSP701D.

На кристалле также имеется СВЧ часть, обеспечивающая сквозное прохождение СВЧ сигнала X-диапазона частот с контактных площадок приемного и передающего каналов основного векторного модулятора MSP003D в модернизируемом приемопередающем канале (ППК-М). Расположение контактных площадок МИС MSP701D выбрано с учетом удобства подключения к МИС MSP003D.

Как уже отмечалось, работа велась в рамках модернизации ППК X-диапазона частот в части способа загрузки команд в схемы управления амплитудой и фазой сигнала, то есть замены громоздких сдвиговых регистров. На рисунке 3 изображены верхняя и нижняя части уже существующей платы ППК с обозначением дискретно-

переключаемых МИС, заменяемых четырех микросхем регистров сдвига и хранения и часть проекта ППК-М с расположением МИС MSP701D.

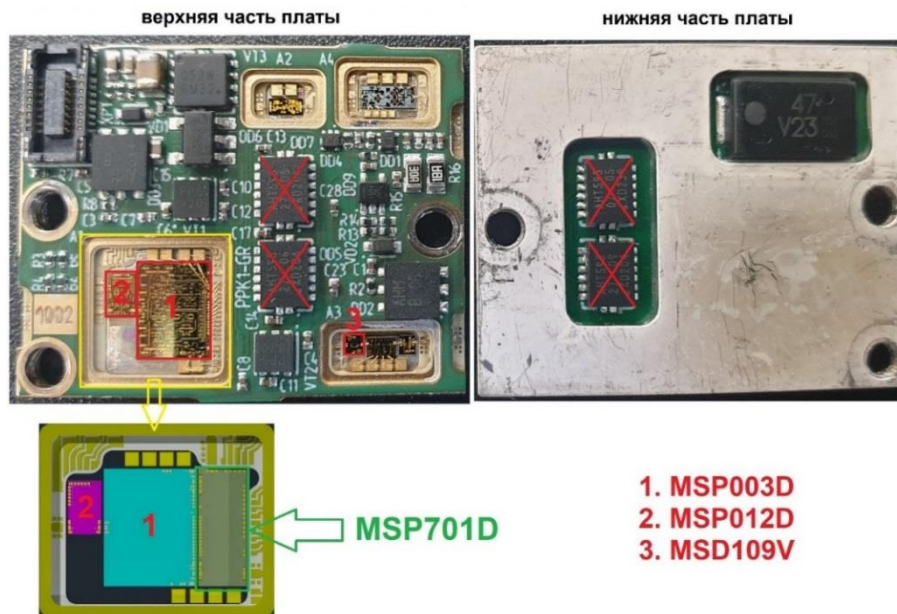


Рисунок 3. Плата с существующим ППК и часть проекта ППК-М с МИС MSP701D.

Управляемые GaAs микросхемы в ППК и ППК-М:

- МИС MSP003D представляет собой 3х-портовый кристалл, содержащий в своем составе три двухпозиционных коммутатора, обеспечивающих переключение приемного и передающего режимов; малошумящий усилитель на входе приемного канала; 6-разрядный фазовращатель (с номинальным вносимым фазовым сдвигом 5,625°, 11,25°, 22,5°, 45°, 90° и 180°), 5-разрядный аттенюатор (с номинальным вносимым ослаблением 0,9 дБ, 1,8 дБ, 3,6 дБ, 7,2 дБ и 14,4 дБ), а также два буферных усилителя в общем плече; предварительный усилитель мощности на выходе передающего канала; цепи стабилизации затворного смещения активных элементов усилителей и цифровой драйвер управления;
- дополнительный векторный модулятор MSP012D - это 2-портовая МИС, содержащая в своем составе 2-разрядный фазовращатель (с номинальным вносимым фазовым сдвигом 1,40625° и 2,8125°), 3-разрядный аттенюатор (с номинальным вносимым ослаблением 0,5 дБ, 1,0 дБ и 2,0 дБ) и цифровой драйвер управления. МИС MSP012D предназначена для получения дополнительных степеней свободы в вопросе диаграммообразования, а также возможности реализации амплитудной/фазовой коррекции каждого канала в отдельности;
- МИС 1-разрядного адаптационного аттенюатора MSD109V с вносимым ослаблением 20 дБ, предназначена для расширения динамического диапазона по входу приемного канала.

Для управления этими МИС в режимах работы прием/передача за один цикл загрузки и раскрытия полного функционала кристаллов необходимо 36 бит данных, используя четыре 8-разрядных Si регистра возможно загрузить только 32 бита, то есть происходит вынужденное урезание функционала ППК.

Замена четырех микросхем регистров сдвига и хранения на МИС MSP701D позволяет уменьшить габариты и массу ППК-М, увеличить скорость загрузки данных, облегчить трассировку платы и расширить в полной мере управление ППК-М.

Измерение и проверка работоспособности МИС MSP701D осуществлялись в составе макета ППК. Были демонтированы Si регистры и на крышку паза с МИС

MSP012D и MSP003D расположена миниатюрная печатная плата с 36-разрядным драйвером управления, все соответствующие выводы были соединены проволочными перемычками. На рисунке 4 изображена макетная плата ППК для проверки работоспособности МИС MSP701D.

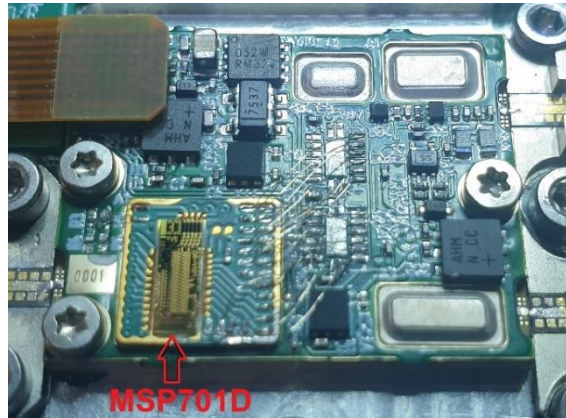


Рисунок 4. Макетная плата ППК с МИС MSP701D.

Для управления режимами работы «Прием/Передача», а также загрузки команд с персонального компьютера были разработаны устройство сопряжения и программа управления. Работоспособность драйвера управления проверялась по измерению СВЧ характеристик МИС MSP003D, MSP012D и MSD109V. На рисунке 5 изображены измеренные частотные зависимости для макетов ППК с МИС MSP701D и Si микросхемами регистров для основных состояний аттенюаторов и фазовращателей.

Частотные зависимости с МИС MSP701D совпали с зависимостями в ППК с микросхемами Si регистров. При использовании разработанного последовательно-параллельного драйвера в ППК-М для МИС MSP012D будет осуществляться раскрытие полного функционала для аттенюатора, что видно из графиков.

Также на макете ППК с МИС MSP701D были измерены времена переключения основных разрядов амплитуды и фазы. Временем переключения считается время относительно 0,5 уровня импульса выгрузки данных до уровня 0,9 изменения сигналов амплитудного и фазового детекторов. Измеренные значения времен сопоставимы с временами переключения ППК с Si регистрами и составляют десятки наносекунд.

3. Заключение

В докладе представлены результаты проектирования и измерения GaAs МИС 36-разрядного последовательно-параллельного драйвера управления, разработанного для модернизации уже существующего ППК X-диапазона частот. МИС MSP701D показала свою работоспособность на макете ППК и может быть применена для уменьшения габаритных размеров и облегчения трассировки платы. После полной характеристики параметров и разработки сопроводительной документации МИС может быть предложена для внешнего потребления.

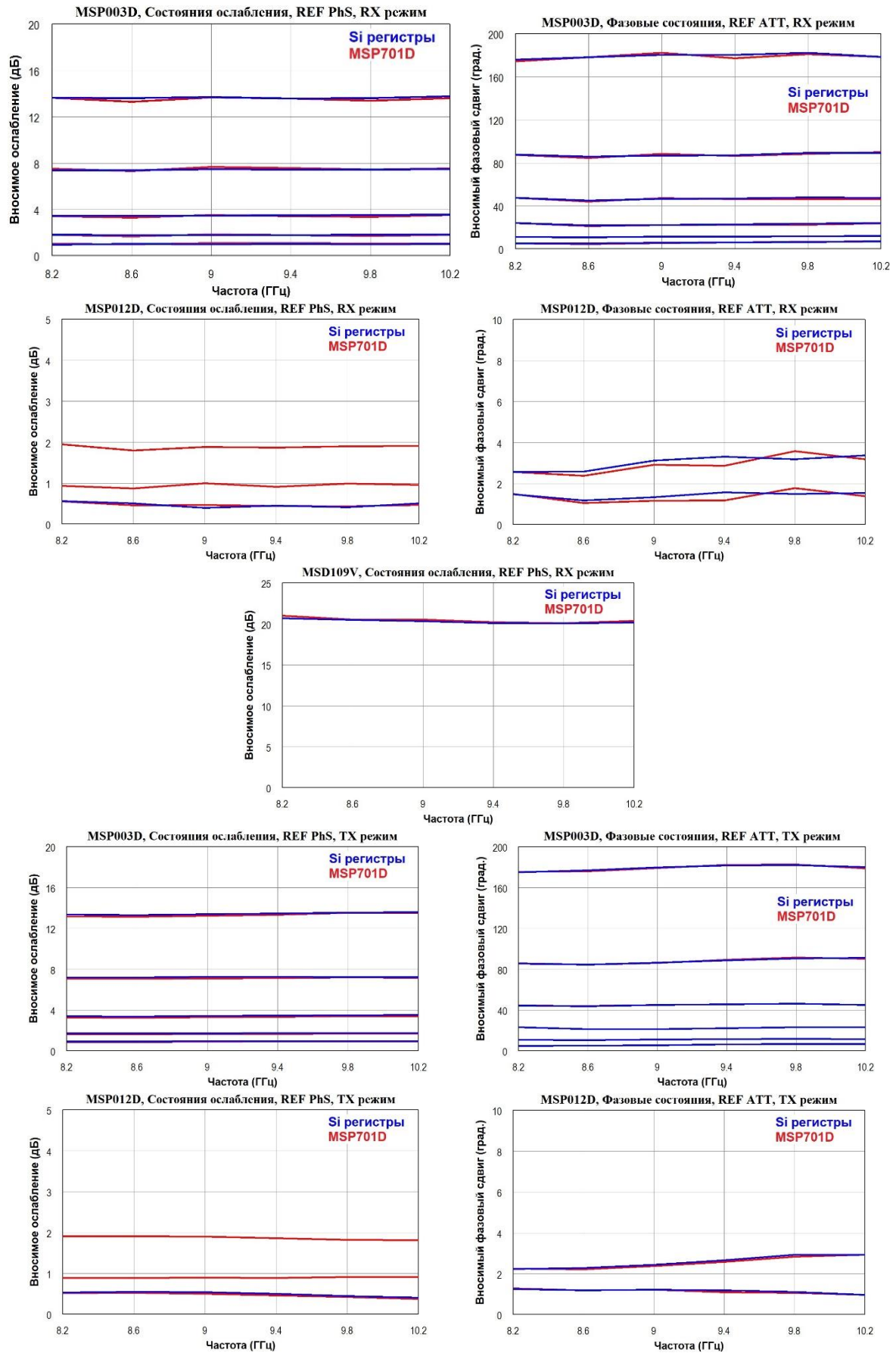


Рисунок 5. Сравнение частотных зависимостей управляемых характеристик для макетов ППК с МИС MSP701D и Si регистрами.

Список литературы

1. Кондратенко А.В., Сорвачев П.С. Специализированный комплект GaAs МИС для ППМ АФАР X-диапазона // СВЧ-техника и телекоммуникационные технологии. – 2022. – С. 9.
2. Кищинский А. А. и др. Особенности проектирования АФАР радиолокационных комплексов с применением СВЧ интегральных схем собственной разработки // Elektronnaya tekhnika. – 2023. – С. 47.
3. Bentini A. et al. Design and realization of GaAs digital circuit for mixed signal MMIC implementation in AESA applications //International Journal of Microwave Science and Technology. – 2011. – Т. 2011.