

# Автоматизированный синтез эскизов топологий СВЧ монолитных интегральных схем секций ступенчатых аттенюаторов и фазовращателей на основе эволюционного алгоритма

А.С. Сальников<sup>1</sup>, В.И. Степанов<sup>2</sup>, Д.В. Билевич<sup>2</sup>

<sup>1</sup>Томский государственный университет систем управления и радиоэлектроники

<sup>2</sup>ООО «500m Tech.»

**Аннотация:** В данной работе представлена модификация подхода к синтезу эскизов топологий СВЧ монолитных интегральных схем для секций ступенчатых аттенюаторов и фазовращателей. Разработаны шаблоны первого размещения, введена возможность симметричного размещения групп элементов и выполнено разделение трассировки на СВЧ тракт и цепи управления. Для проверки модифицированного подхода были проведены численные эксперименты по синтезу эскизов топологии секций ступенчатых аттенюаторов и фазовращателей. Для всех секций время синтеза не превышало 6 минут, а электрические характеристики ухудшались в пределах ожидаемого.

**Ключевые слова:** Автоматизированный синтез, синтез топологии, СВЧ МИС, аттенюатор, фазовращатель, эволюционный алгоритм, методы искусственного интеллекта

## 1. Введение

Развитие технологий беспроводной связи приводит к увеличению количества проектируемых радиоэлектронных устройств и росту требований к их электрическим и геометрическим характеристикам. Это в полной мере относится и к СВЧ монолитным интегральным схемам (МИС), для проектирования которых все более активно применяются инструменты искусственного интеллекта (ИИ). Такие инструменты позволяют повысить производительность инженеров на различных этапах разработки, включая проектирование принципиальной схемы [1] и топологии. Синтез топологии аналоговых и СВЧ интегральных схем развивается уже несколько десятилетий. Одними из первых были разработаны подходы, основанные на шаблонах [2], а в дальнейшем стали активно применяться оптимизационные методы, включая имитацию отжига [3], эволюционные алгоритмы [4] и целочисленное программирование [5]. В настоящее время все более широко используются методы ИИ [6], в том числе большие языковые модели [7].

Ступенчатые аттенюаторы (СА) и фазовращатели (СФ) являются важными узлами СВЧ МИС и широко применяются в системах формирования диаграммы направленности, фазированных антенных решетках и других устройствах управления сигналом. СА обеспечивают управление амплитудой сигнала, а СФ его фазой. Современные исследования в области СА и СФ направлены на расширение полосы рабочих частот, снижение вносимых потерь, повышение точности управления амплитудой и фазой, а также повышение степени интеграции [8], [9]. Тем не менее, вопрос автоматизированного синтеза их эскизов топологий в настоящее время освещен ограниченно, поэтому разработка соответствующего подхода является актуальной задачей.

В данной работе предлагается модификация ранее предложенного подхода [10] для синтеза эскизов топологии секций СВЧ ступенчатого аттенюатора и фазовращателя.

## 2. Подход к синтезу эскизов топологии

В предыдущих работах коллектива были предложены отдельные части методики синтеза [11] и обобщенный подход для синтеза эскизов топологии усилительных каскадов [10]. Подход включает в себя порядок выполнения этапов синтеза (первое размещение, оптимизация, трассировка), принципы кодирования топологии для применения эволюционного алгоритма, критерии целевой функции (ЦФ). В данной работе подход был модифицирован для возможности синтеза эскизов топологии секций СА и СФ. Основные модификации включают возможность симметричного размещения групп элементов, разработку новых шаблонов первого размещения, разделение трассировки на СВЧ тракт и цепи управления, а также обновление критериев ЦФ.

На основе литературного обзора топологий СА и СФ были выявлены типичные размещения элементов и их вариации, что позволило разработать шаблоны. Шаблоны разделяются по количеству коммутационных элементов (КЭ), их типу, наличию симметрии, размещению пассивных элементов, наличию заземляющих отверстий и др. Под КЭ в данном подходе подразумеваются полевые транзисторы для применения в качестве электронных ключей.

На рисунке 1 представлены некоторые из разработанных шаблонов. Заглавными буквами (А, В, С) обозначены группы элементов, знак апострофа означает, что группа симметрична, сплошная линия между группами обозначает трассировку СВЧ тракта, а пунктирная линия обозначает трассировку цепей управления. Вх. и Вых. на рисунках – это вход и выход секций, а ЦУ – это точки выхода цепей управления секций.

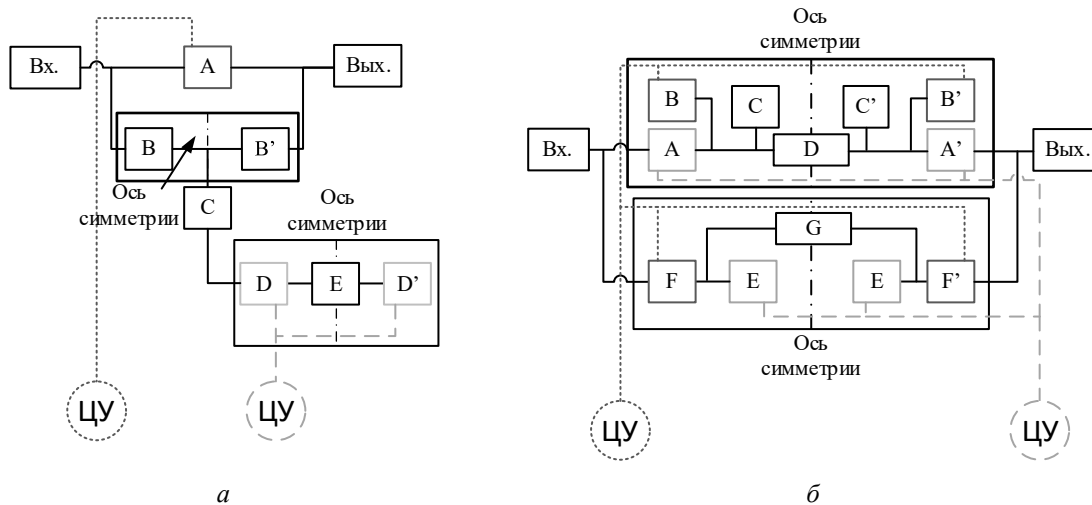


Рисунок 1. Варианты шаблонов эскизов топологии секций СА и СФ с 3 КЭ (а), 8 КЭ (б).

На этапе первого размещения алгоритм анализирует заданную инженером электрическую схему, выбирает подходящие шаблоны и формирует набор первых размещений эскиза топологии. Полученные эскизы сортируются по ЦФ и выдаются инженеру для выбора, выбранный эскиз передается на этап оптимизации.

ЦФ формируется на основе геометрических критериев, обеспечивающих в порядке приоритета: необходимый зазор между элементами, возможность трассировки, попадание в заданную площадь кристалла, минимизацию количества мостов в цепях управления и минимизацию средней длины соединительных линий. Значимость критериев регулируется весовыми коэффициентами, после чего они агрегируются в итоговое значение ЦФ. Использование только геометрических критериев позволяет существенно ускорить синтез эскизов топологии.

Оптимизация первого размещения выполняется с помощью эволюционного

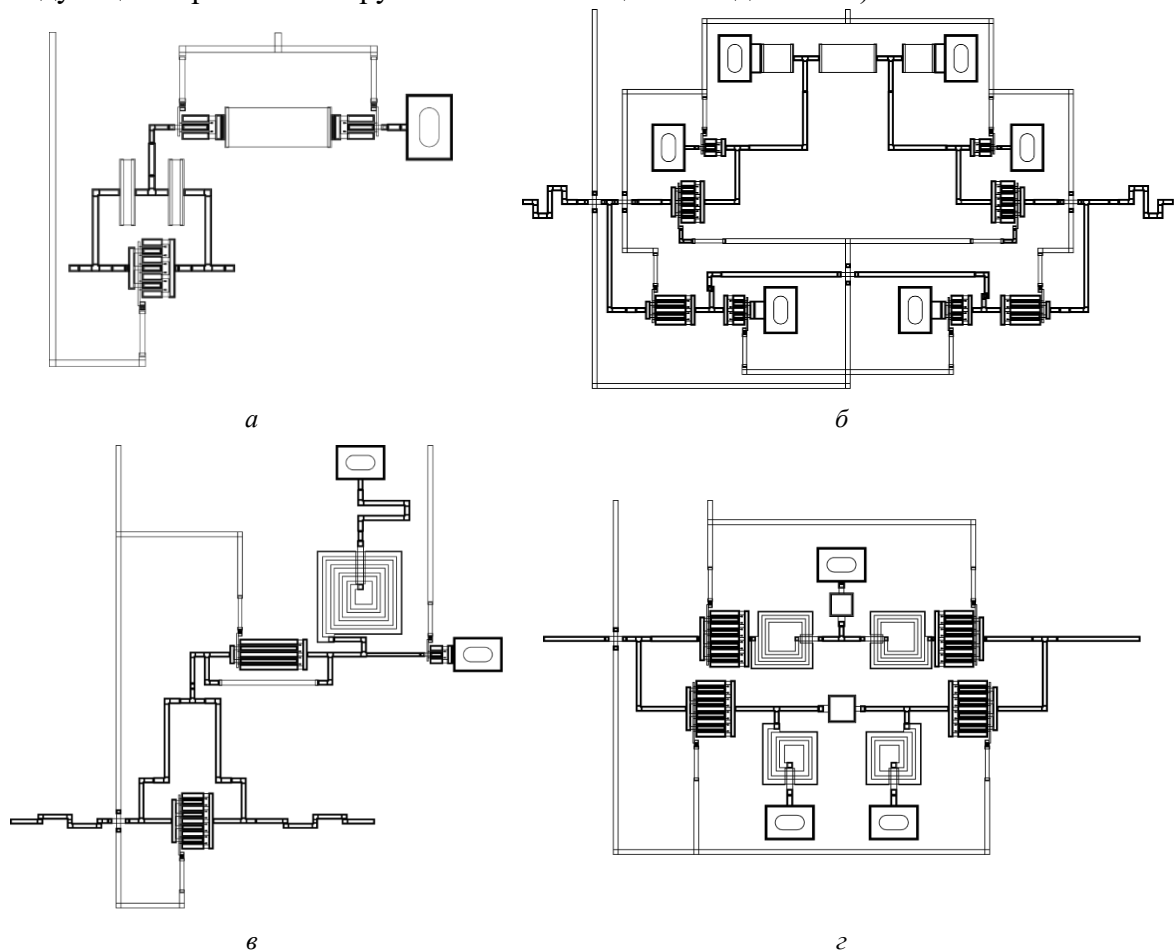
алгоритма, а трассировка с помощью модифицированного  $A^*$  алгоритма.

### 3. Результаты синтеза

В данном разделе приведены результаты численных экспериментов по синтезу эскизов топологии секций СА и ФВ на основе 0,25 мкм GaAs pHEMT (АО «Светлана-Рост») технологического процесса. Для СА синтезированы эскизы топологии секций на 2 дБ (3 КЭ) и 16 дБ (8 КЭ) с рабочим диапазоном частот 0,5-20 ГГц, а для ФВ эскизы топологии секций на 22,5 градуса (3 КЭ) и 180 градусов (4 КЭ) с рабочим диапазоном частот 8-13 ГГц.

Принципиальные схемы устройств были синтезированы в автоматическом режиме в программе 50ohm Tech Circuit Studio [12]. Для синтеза эскизов топологий всех секций заданы одинаковые геометрические требования: вход секции слева, а выход справа; затворы транзисторов ориентированы горизонтально; минимальный зазор между элементами 20 мкм.

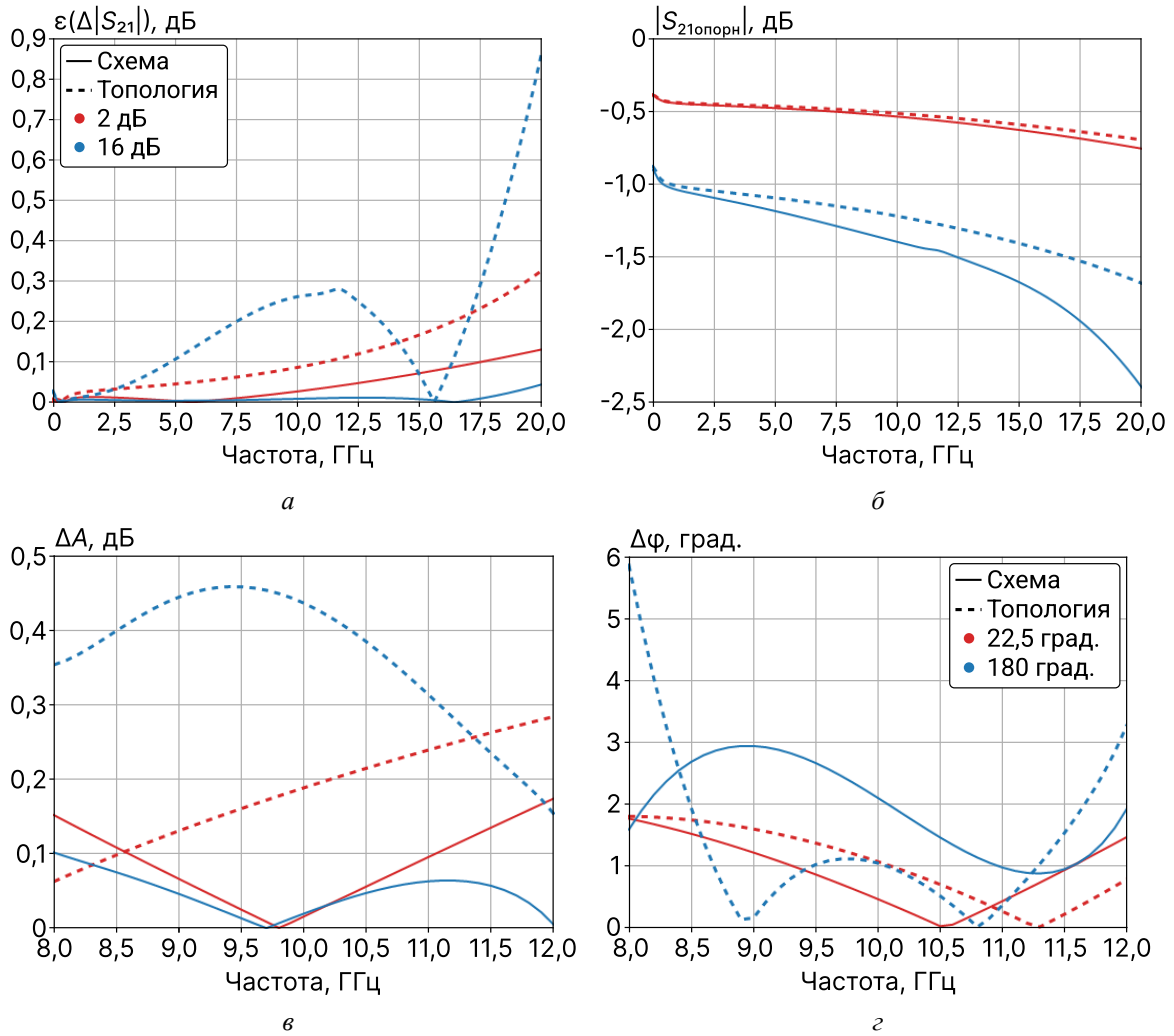
Эскизы топологий секций, полученных при помощи синтеза, представлены на рисунке 2. На представленных эскизах инженером сделана трассировка цепей управления, включая расстановку мостов, и выводы к катушке индуктивности (в следующих версиях планируется автоматизация этих действий).



**Рисунок 2.** Эскизы топологий секций аттенуаторов и фазовращателей, полученные при помощи синтеза: *а* – секция СА 2 дБ; *б* – секция СА 16 дБ; *в* – секция ФВ 22,5 град.; *г* – секция ФВ 180 град.

Для синтезированных эскизов топологий в САПР было проведено схемотехническое моделирование с помощью элементов из комплексного инструмента проектирования и квазистатических моделей линий передачи и их

неоднородностей. Результаты моделирования характеристик электрических схем и полученных эскизов показаны на рисунке 3.



**Рисунок 3.** Сравнение электрических характеристик синтезированных эскизов топологий и электрических схем секций СА и СФ: *а* - ошибка ослабления ( $\varepsilon(\Delta|S_{21}|)$ ) секции СА; *б* - вносимые потери в опорном состоянии ( $|S_{21\text{опорн}}|$ ) секции СА; *в* - абсолютная амплитудная ошибка ( $\Delta A$ ) секции СФ; *з* - абсолютная фазовая ошибка ( $\Delta\varphi$ ) секции СФ.

В таблице 1 представлены значения средней абсолютной ошибки (САО) электрических характеристик синтезированных эскизов топологий от электрических характеристик схем в рабочем диапазоне частот.

**Таблица 1.** САО электрических характеристик синтезированных эскизов топологий от электрических схем в рабочем диапазоне частот

Секция	САО $\varepsilon(\Delta S_{21})$ , дБ	САО $ S_{21\text{опорн}} $ , дБ	САО $\Delta A$ , дБ	САО $\Delta\varphi$ , град.
2 дБ	0,0730	0,0235	-	-
16 дБ	0,2001	0,2178	-	-
22,5 град.	-	-	0,1137	0,4522
180 град.	-	-	0,3173	1,3379

Проверяемые секции обладают разным количеством элементов и структурой, что отразилось на времени синтеза. Время синтеза эскизов топологий для секций: 2 дБ – 63 с.; 16 дБ – 350 с.; 22,5 град. – 193 с.; 180 град. – 114 с.

Размеры синтезированных эскизов топологий для секций СА на 2 дБ и 16 дБ:  $621,5 \times 513,5$  мкм<sup>2</sup> и  $1399 \times 813$  мкм<sup>2</sup> соответственно. Размеры синтезированных

эскизов топологий для секций СФ на 22,5 градусов и 180 градусов:  $1025 \times 962$  мкм<sup>2</sup> и  $1233 \times 731,5$  мкм<sup>2</sup> соответственно.

#### 4. Заключение

В данной работе представлена модификация подхода к синтезу эскизов топологии, позволяющая получать эскизы топологии для секций СА и СФ. В качестве подтверждения применимости представленного подхода были синтезированы эскизы топологии для двух секций СА и двух секций СФ с разным количеством элементов. Время синтеза эскизов топологий составило не более 6 минут. Электрические характеристики ухудшаются относительно схемы, что является ожидаемым результатом, так как трассировка добавляет в схему дополнительные элементы. Таким образом, получено экспериментальное подтверждение применимости подхода для синтеза эскизов топологии секций СА и СФ.

#### Список литературы

1. Kalentyev A.A. et al. Intelligent PDK-based Circuit Design Approach for T/R MMIC Functional Blocks // IEEE Microwaves, Antennas and Propagation Conference (IEEE MAPCON 2025), Kochi, India, 14-18 Dec. 2025. – IEEE, 2026.
2. Onodera H., Kanvara H., Tamaru K. Operational-amplifier compilation with performance optimization // IEEE Journal of Solid-State Circuits. – 1990. – Т. 25. – №. 2. – С. 466–473.
3. Lampaert K., Gielen G., Sansen W.M. A performance-driven placement tool for analog integrated circuits // IEEE Journal of Solid-State Circuits. – 1995. – Т. 30. – №. 7. – С. 773–780.
4. Vancorenland P. et al. A layout-aware synthesis methodology for RF circuits // IEEE/ACM International Conference on Computer Aided Design (ICCAD 2001): IEEE/ACM Digest of Technical Papers, San Jose, CA, USA, 04-08 Nov. 2001. – IEEE, 2001. – С. 358–362.
5. Rijmenants J. et al. ILAC: an automated layout tool for analog CMOS circuits // IEEE Journal of Solid-State Circuits. – 1989. – Т. 24. – №. 2. – С. 417–425.
6. Karahan E.A. et al. Deep-learning enabled generalized inverse design of multi-port radio-frequency and sub-terahertz passives and integrated circuits // Nature Communications. – 2024. – Т. 15. – №. 1.
7. Liu B. et al. LayoutCopilot: An LLM-Powered Multi-Agent Collaborative Framework for Interactive Analog Layout Design // IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems. – 2025. – С. 3126 - 3139.
8. Liang Q. et al. An S–K Band 6-Bit Digital Step Attenuator with Ultra Low Insertion Loss and RMS Amplitude Error in 0.25 μm GaAs p-HEMT Technology // Applied Sciences. – 2024. – Т. 14. – №. 9. – С. 3887.
9. Kebe M., Yagoub M. C. E., Amaya R. E. A Survey of Phase Shifters for Microwave Phased Array Systems // International Journal of Circuit Theory and Applications. – 2025. – Т. 53. – №. 6. – С. 3719–3739.
10. Сальников А.С. и др. Синтез топологии интегральных усилительных каскадов СВЧ-диапазона с разделением элементов на функциональные группы // Электроника и микроэлектроника СВЧ. – 2025. – Т. 1. – С. 63–67.
11. Bilevich D.V. et al. Using Genetic Algorithm and Simulated Annealing with Memory to Solve Layout Synthesis Problem for GaAs MMIC // 2023 IEEE 24th International Conference of Young Professionals in Electron Devices and Materials (EDM), Новосибирск, 29 июня - 03 июля 2023 г. – IEEE, 2023. – С. 310–314.
12. 50ohm Tech Circuit Studio // 50ohm Technologies. – Томск, 2026. – URL: <https://50ohm.tech/circuitstudio> (дата обращения: 30.03.2026).