УДК 621.382.3, 621.396.6, 621.374.3, 51-73

Реализация дробности в микроволновых делителях частоты

Ю. А. Никитин В. А. Юрова, П. В. Воропаев, А. Д. Шулимова
Санкт-Петербургский государственный университет телекоммуникаций им. проф. М.А. Бонч-Бруевича

Аннотация:Рассмотрено применение конечных автоматов на основе делителя с дробно-переменным коэффициентом деления (ДДПКД) в системах активного цифрового синтеза частот. Приведен пример возможного варианта построения поглотителя импульсов в ДДПКД, который позволяет реализовать максимальное быстродействие выбранной элементной базы автомата.

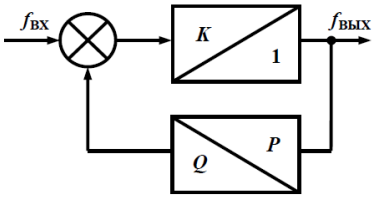
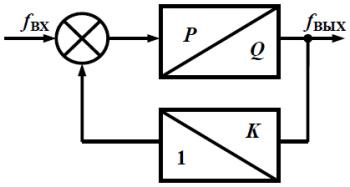
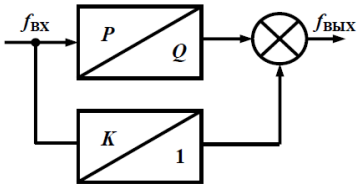
Ключевые слова:электроника, транзистор-транзисторная логика, конечный автомат, накапливающий сумматор, счетчик импульсов, делитель с дробно-переменным коэффициентом деления, триггер

1. Введение

Делители частоты с дробным (дробно-переменным) коэффициентом деления (ДДПКД) широко используются в синтезаторах частоты – как в пассивных цифровых двухуровневых, так и в умножающих кольцах импульсно-фазовой автоподстройки частоты (ИФАП).

При реализации ДДПКД кроме СИ с коэффициентом пересчета ***K*** используют НС и поглотитель импульсов, т.е. устройство, которое не пропускает один импульс входной последовательности по сигналу управления. Возможные варианты реализации ДДПКД приведены в таблице 1.

Таблица 1. Реализация ДДПКД

№	КА на основе СИ, НС и ПИ	Формула для $f_{вых}$
1		$f_{вых} = f_{вх}\dfrac{1}{K+\dfrac{Q}{P}} = f_{вх}\dfrac{P}{K+Q}$
2		$f_{вых} = f_{вх}\dfrac{Q}{P\left(1+\dfrac{Q}{KP}\right)} = f_{вх}\dfrac{KQ}{KP+Q}$
3		$f_{вых} = f_{вх}\left(\dfrac{Q}{P}-\dfrac{1}{K}\right) = f_{вх}\dfrac{KQ-P}{KP}$

С точки зрения цифровой схемотехники ДДПКД являются счетчиками импульсов (СИ) с дробно-переменным коэффициентом пересчета (СПКП), однако, термин ДДПКД

(*Fractional-N*) в технике синтеза частот является общеупотребительным его мы и будем использовать. Реализуется дробность изменением коэффициента деления ДДПКД *N* по заданной программе.

В умножающих кольцах ИФАП коэффициент деления ***N*** может принимать значения от нескольких десятков единиц до нескольких десятков тысяч. Как правило, изменение дробного коэффициента $\boldsymbol{N} = \boldsymbol{K} + \boldsymbol{\alpha}/\boldsymbol{Q}$ происходит по сигналу управления с выхода накапливающего сумматора (НС), емкость которого ***Q*** определяет модуль дробности, а записанное в него число **α** – дробность коэффициента ***N***. Например, если целая часть ***K*** = 20, **α** = 7, ***Q*** = 16, то ***N*** = 20 + 7/16.

Заметим, что счетчик импульсов и накапливающий сумматор являются разновидностями конечного автомата, т.е. устройства, которое может изменять свое состояние только в дискретные моменты времени и которое обладает конечным числом устойчивых состояний.

Также заметим, что ДДПКД является прямопериодным КА, т.е. период колебания на его выходе прямо пропорционален коду управления – установленному коэффициенту деления ***N***.

2. Рассмотрение структуры ДДПКД

Структурная схема одного из вариантов ДДПКД приведена на рисунке 1 [1]. В этом случае выходной период пропорционален коэффициенту деления

$$N = \lfloor K \rfloor + \{K\} = \lfloor K \rfloor + \propto / Q,$$

где α = 0, 1, 2, …, *Q* – 1, *Q* – модуль дробности.Поскольку$\lceil K \rceil = \lfloor K \rfloor + 1$, т.е. $K \in (\lfloor K \rfloor, \lceil K \rceil)$, можно записать:

$$N = \frac{\lfloor K \rfloor (Q - \alpha) + \lceil K \rceil \alpha}{Q}.$$

В таком автомате НС используют для реализации дробности коэффициента деления *N*.

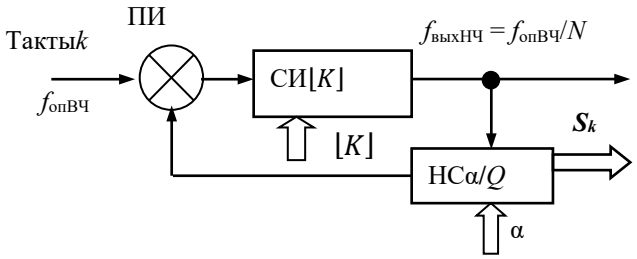


Рисунок 1. Структурная схема ДДПКД

Тактируют НС импульсами выходной частоты $f_{\text{выхНЧ}}$, поэтому требования к его быстродействию ослаблены в $\lfloor K \rfloor$ раз. А с учетом того факта, что быстродействие счетчика импульсов (СИ) значительно выше, чем быстродействие НС и может быть сделано равным быстродействию первого триггера счетчика, двухуровневые КА такого вида применяют (в виде ДДПКД) в микроволновых синтезированных генераторах на основе колец ИФАП для синтеза частот и информационных сигналов.

Изменение коэффициента пересчета СИ организуют с помощью НС и ПИ (рисунок 1). Средний за период неравномерности T_S коэффициент деления

$$K = \frac{1}{Q}\sum_{j=1}^{Q} K_j$$

равен требуемому, причем $K \in (\lfloor K \rfloor; \lceil K \rceil)$, где $\lceil K \rceil$ – оператор выделения целой части числа K, строго большей этого числа.

Для поглотителя импульсов функцию выхода можно записать аналогично такой же функции НС или ДДПКД [1]:

$$\rho_k = \lfloor k\, X_\alpha \rfloor - \lfloor (k-1) X_\alpha \rfloor, \rho_k \in (0, 1),\ X_\alpha \in (0, 1).$$

3. Моделирование

На рисунке 2 приведена модель ДДПКД с минимально возможным коэффициентом деления $\boldsymbol{K} = 1$. Дробность $\boldsymbol{N}$ реализована с помощью СИ вместо НС, здесь $\boldsymbol{\alpha} = 1$, $\boldsymbol{Q} = 8$.

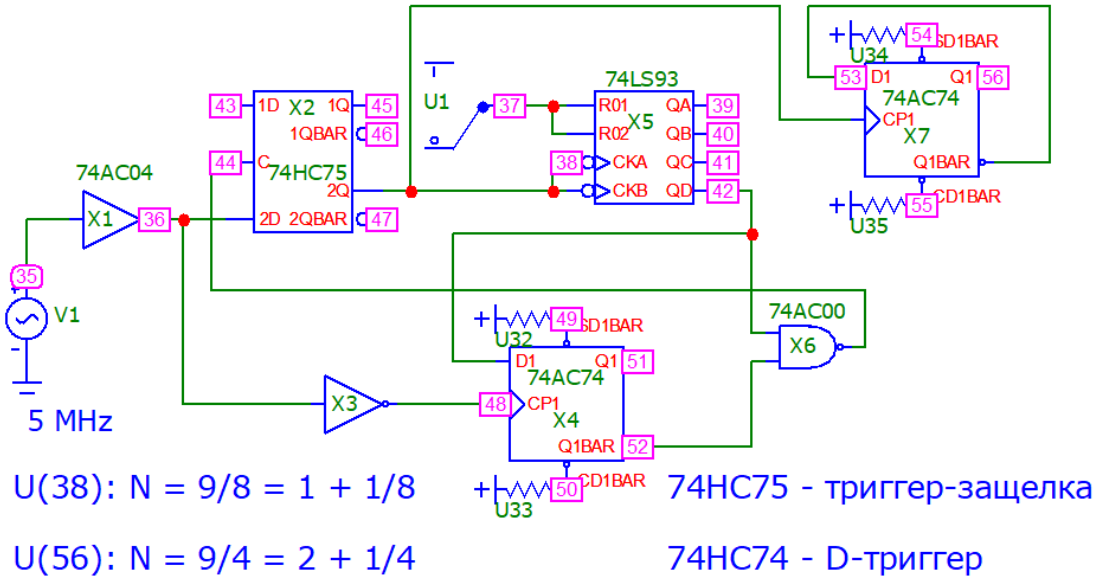


Рисунок 2. Вариант реализации ДДПКД с помощью триггера-защелки

На рисунке 3 приведены временные диаграммы работы схемы, показанной на рисунке 2.

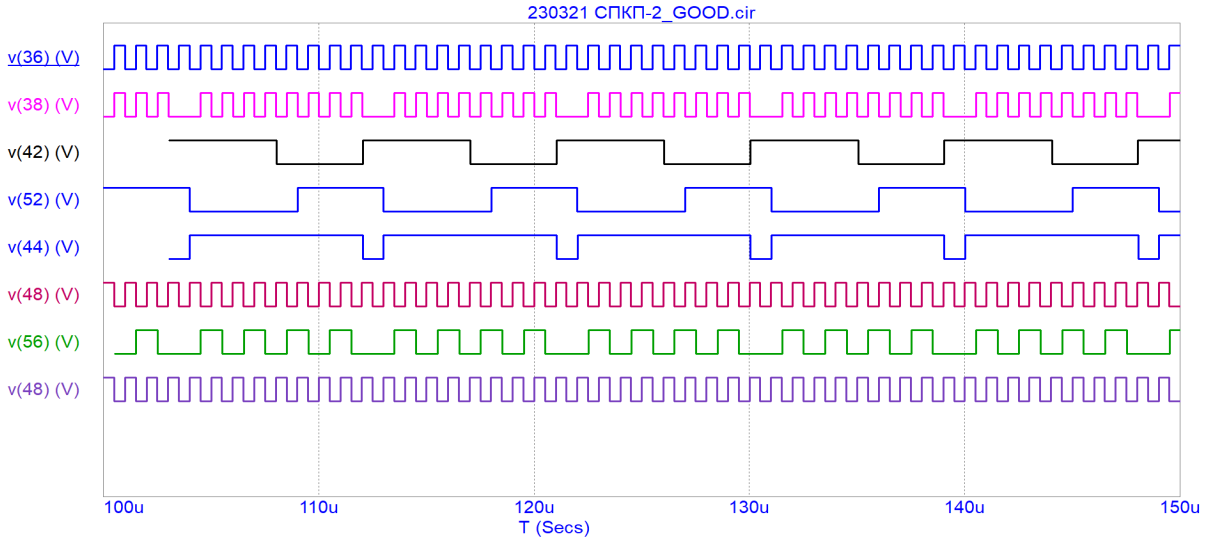


Рисунок 3. Временные диаграммы работы ДДПКД при $N = 1 + 1/8$

На рисунке 4 приведена еще одна реализация дробности на *RS*-триггере, построенном на логических элементах *X*3 и *X*5 и *D*-триггерах задержки *X*6, *X*9. Быстродействие такой схемы приближается к предельным значениям используемой элементной базы.

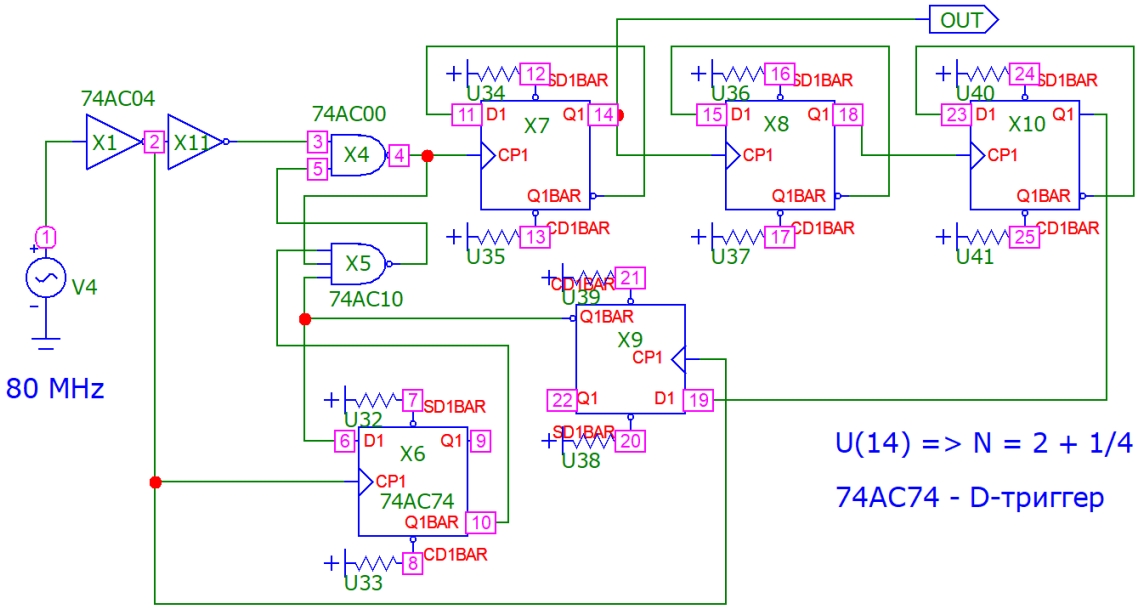


Рисунок 4. Реализация дробности с помощью *RS*-триггера

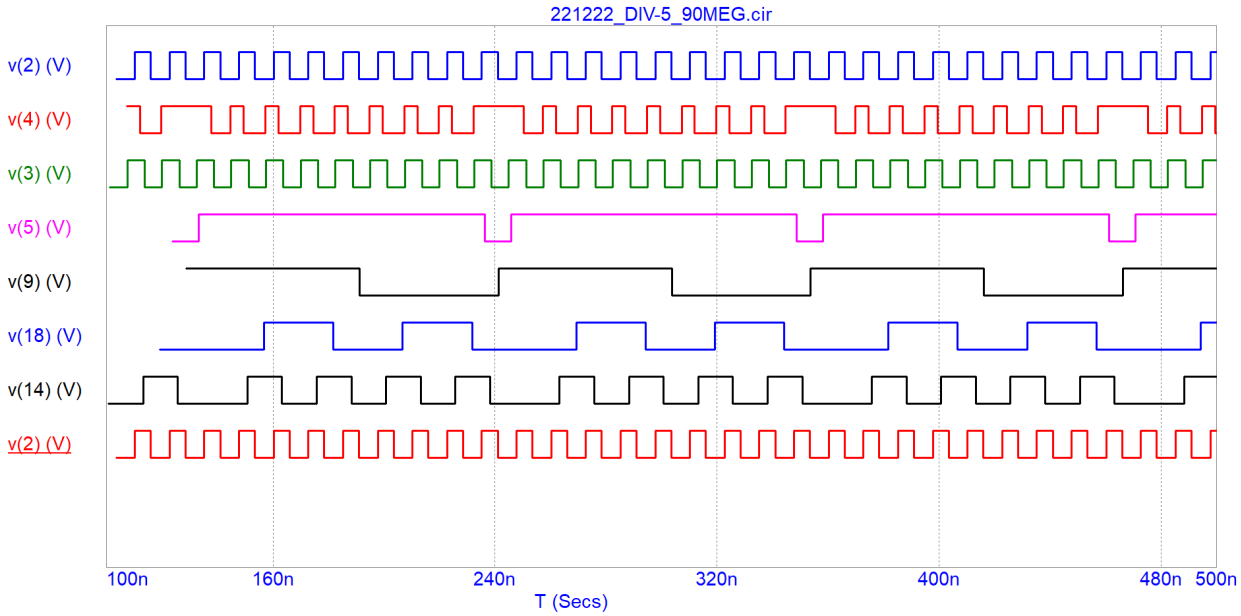


Рисунок 5. Временные диаграммы работы ДДПКД при N = 2 + ¼

На рисунке6 приведена возможная реализация ПИ в ДДПКА, а на рисунке7 показаны временные диаграммы в различных характерных точках тракта ДДПКД при ***K***= 1; ***N*** = *P*/*Q*=1+1/8 [4 – 6]. Происходит изменение коэффициента деления СИ, собранного на микросхеме К555ИЕ5 (74*LS*93) на единицу с *K* = 8 на *K* = 9. Если же между выходом элемента *X*8 и входом 6 *D*-триггера *X*6 включить накапливающий сумматор с емкостью *Q*, получим ДДПКД с *K* = 8 и дробностью α/*Q*, где α = 0,1,2,…*Q*-1.

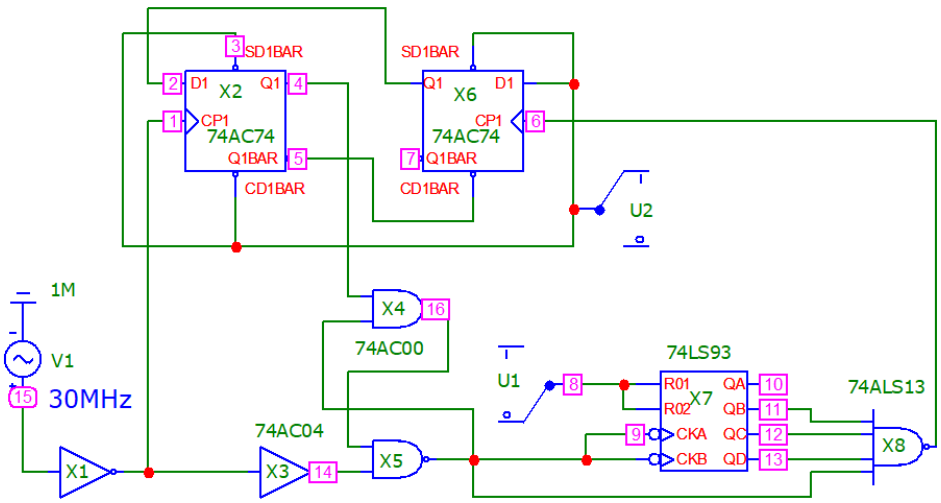


Рисунок6. Возможная реализация тракта поглощения импульсов в ДДПКД

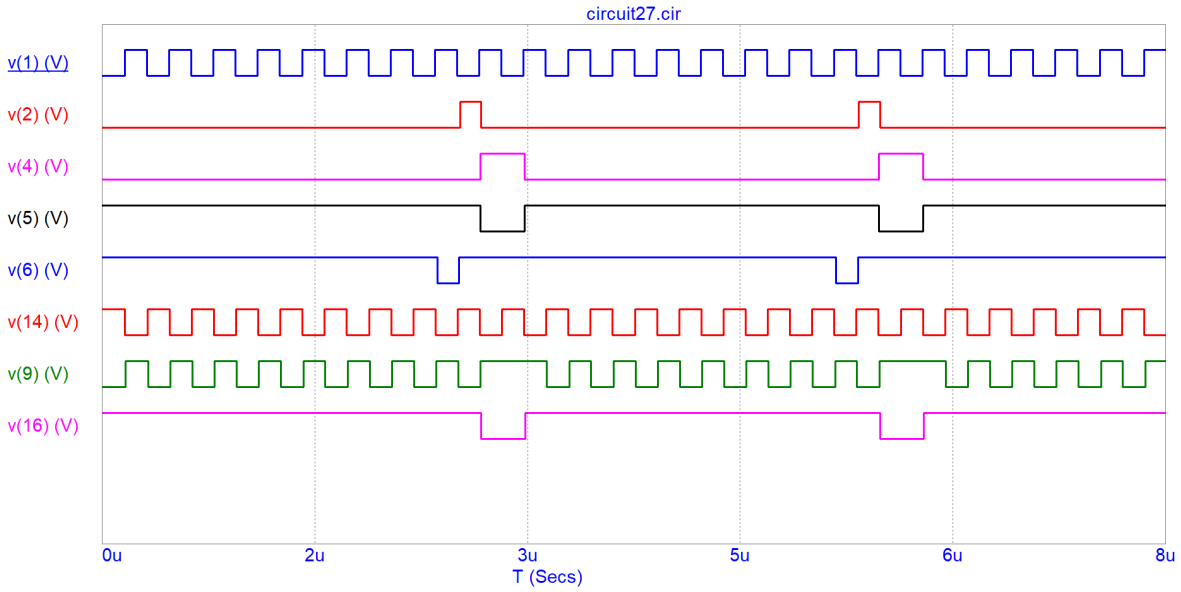


Рисунок7. Временные диаграммы работы тракта поглощения импульсов в ДДПКД

4. Заключение.

Наиболее удобно реализовать ДДПКД с помощью комбинации счетчика импульсов, накапливающего сумматора и поглотителя импульсов. Однако, реализация поглотителя импульсов требует взвешенных решений для обеспечения его максимального быстродействия.

Список литературы

1. Никитин Ю.А. Цифроаналоговый синтез частот. Теория и схемотехника: [монография] / Ю. Никитин. – СПб.: Изд-во СПб ГУТ, 2018. 367 с. ISBN 978-5-89160-178-9
2. Виноградов И. М. Основы теории чисел / И. М. Виноградов. – М. – Л.: ГИТТЛ, 1940. – 112 с.
3. Никитин Ю. А. Определение требований к элементам системы двухуровневого пассивного цифрового синтеза частот // Техника средств связи. Серия ТРС. – 1981. – Вып. 6. – С. 82–89.
4. Филиппов А. Г., Белкин О. С. Проектирование логических узлов ЭВМ. М., «Сов. Радио». 1974, 344с.
5. Карцев М. А., Брик В. А. Вычислительные системы и синхронная арифметика. – М. : Радио и связь, 1981. – 360 с.
6. Лейнов М. Л., Качалуба В. С., Рыжков А. В. Цифровые делители частоты на логических элементах– М. : Энергия, 1975. – 128 с.