УДК 621.3.049.77

Конструктивные подходы интеграции беспроволочных ГМИС СВЧ

А.С. Ефимов¹, Р.А. Чибирев², А.М. Темнов¹

¹АО «НПП «Исток» им. Шокина» ²ООО «ИнноЦентр ВАО»

Аннотация: Снижение паразитных составляющих межкристальных соединений, с целью максимизировать выходные характеристики ГМИС СВЧ является актуальной задачей развития ЭКБ СВЧ. В данной работе исследуются электрические характеристики межсоединений 3 типов – проволоки, flip-chip, hot-via. Проведен трехмерный электромагнитный анализ тестовых конструкций, представлены частотные характеристики в диапазоне частот до 100 ГГц. Определены параметры эквивалентных схем межсоединений.

Ключевые слова: гибридно-монолитная интегральная схема, СВЧ, монолитная интегральная схема, flip-chip, hot-via, гетерогенная интеграция

1. Введение

Гибридно-монолитные схемы (ГМИС) СВЧ являются основой современной отечественной электронной компонентной базы (ЭКБ) СВЧ, которая развивается в части повышения уровней мощности, рабочих частот и полосы, степени интеграции. Транзисторы и монолитные интегральные схемы СВЧ имеют заметное развитие характеристик вверх по частотному диапазону, однако их электрический контакт с общей платой или между друг другом остается проблемным и ограничивающим фактором применения широкополосной ЭКБ миллиметрового диапазона частот [1]. Снижение паразитных составляющих межкристалльных соединений, с целью максимизировать выходные характеристики ГМИС СВЧ является актуальной задачей развития ЭКБ СВЧ.

Необхолимость СВЧ снижения потерь И паразитных составляющих межсоелинений. а также снижения массогабаритных характеристик лля функциональных схем СВЧ диапазона ведет к повышенному интересу перехода от проволочной интеграции к беспроволочному соединению кристаллов – flip-chip, либо его разновидности, hot-via (рисунок 1).

Целью данной работы является оценка электрических характеристик межсоединений 3 типов – проволочный, flip-chip, hot-via. В данной работе исследуются паразитные электрические характеристики электрического соединения схем тремя разными способами, представлены расчётные данные. Получены эквивалентные схемы межсоединений 3 типов.



Рисунок 1. Методы интеграции кристаллов: (a) – проволочный, (б) – flip-chip, (в) – hot-via

2. Исследуемые конструкции

Монтаж проволоками является зрелым процессом и превалирует в качестве выбора электрического соединения кристаллов СВЧ. Проволочные межсоединения вносят сильные искажения на высоких частотах по причине значительных паразитных характеристик ввиду длинного соединительного пути. Это является ключевой проблемой при интеграции схем, работающих в миллиметровых диапазонах длин волн. Импеданс проволок из-за собственной индуктивности и взаимной индуктивности близко расположенных проволок должен быть учтён при разработке. Из-за технологических отклонений при монтаже и трехмерной природы, их влияние сложно точно рассчитать на высоких частотах.

Альтернативным подходом электрического соединения кристаллов является монтаж методом flip-chip. Интеграция кристаллов методом перевернутого монтажа (flip-chip) – соединение кристалла лицевой стороной с подложкой механически и электрически, используя проводящие межсоединения – «бампы». Бурное развитие способов формирования «бампов», способствующее миниатюризации, повышению рабочего диапазона температур и надежности переходных межсоединений и сборок на их основе, открывает новые возможности применения метода перевернутого монтажа. Ведутся работы по разработке переходных межсоединений, обеспечивающих широкополосное соединение с полосой свыше 150 ГГц и интеграцию, близкой к монолитной [2 – 4]. Технология монтажа flip-chip имеет преимущества кратчайшего пути соединения, а следственно низких паразитных составляющих. Метод flip-chip является перспективой для широкополосного соединения на высоких частотах. Частотные характеристики flip-chip соединения определяются двумя факторами: эффект близости) и потери в переходных межсоединениях.

Архитектура flip-chip наиболее применима с копланарными линиями, чем с микрополосковыми, в связи с появлением эффекта рассогласования из-за близости кристалла с подложкой. Однако, большинство современных ИС применяет именно микрополосковые линии, необходимые для мощных схем. Модифицированная конструкция «hot-via» или «direct backside interconnect technology» (DBIT) технология прямого соединения обратной стороной, была предложена как альтернатива технологии flip-chip, совместимая с конструкцией микрополосковых линий [5, 6]. Кристалл монтируется через «бампы» на основание, задней стороной. Металлизация задней стороны должна иметь требуемую топологию, что повышает сложность изготовления схемы. Сигнальная линия кристалла соединена с обратной стороной и «бампом» сквозным отверстием, "hot-via". Данный подход имеет ряд достоинств: совместимость с микрополосковым построением схем, возможность визуального контроля после монтажа, отсутствие эффекта рассогласования. Недостатками данной конструкции является необходимость локальной металлизации обратной стороны кристалла и повышенные паразитные параметры межсоединения по сравнению с методом flip-chip. Локальная металлизация необходима для разделения заземления, сигнальных выводов и контактных площадок питания. Паразитные параметры межсоединения увеличены в связи с тем, что сквозное металлизированное отверстие через подложку кристалла является частью пути сигнала.

Применение монтажа методом flip-chip или hot-via позволяют уменьшить занимаемую площадь до 25% при 3D интеграции по сравнению с проволочной интеграцией.

Оценка электрических составляющих межсоединений проводилась на тестовых конструкциях соединения двух кристаллов арсенида галлия толщиной 100 мкм. Обобщающий кристалл имеет металлизацию обратной стороны. Контактные площадки во всех конструкциях представляют собой металлизацию из золота толщиной 2,5 мкм. Трехмерные модели исследуемых конструкций представлены на



Рисунок 2. Трехмерные модели исследуемых конструкций: (a) – проволочная интеграция, (б) – flip-chip, (в) – hot-via

При проволочном соединении контактные площадки размером 100×100 мкм² располагаются друг от друга на расстоянии 300 мкм – типичное значение при интеграции кристаллов, что подразумевает расстояние от края контактной площадки до края кристалла 100 мкм (для каждого кристалла) и зазор между кристаллами 100 мкм. Проволока из Аи диаметром 18 мкм соединяет две контактные площадки. Приблизительная длина проволоки с учетом дуги составляет 500 мкм.

При интеграции методом flip-chip, интегрируемый кристалл монтируется на обобщающий лицевой стороной и соединяются контактными площадками размером 100×100 мкм² посредством соединяющего слоя, расположенного на контактной площадке обобщающего кристалла, толщиной 5 мкм из системы металлов AuSn, сформированного на этапе изготовления кристального производства [7]. Интегрируемый кристалл выступает за край контактной площадки на 100 мкм. Интегрируемый кристалл не имеет металлизации обратной стороны.

При интеграции методом hot-via, интегрируемый кристалл соединяется обратной стороной с контактной площадкой размером 100×100 мкм² на обобщающем кристалле, посредством ранее упомянутого соединяющего слоя. Интегрируемый кристалл имеет локальную металлизацию обратной стороны – контактную площадку 100×100 мкм² и металлизацию по остальной площади обратной стороны, с зазором между контактной площадкой 50 мкм. Интегрируемый кристалл имеет сигнальное металлизированное переходное отверстие диаметром 100 мкм, соединяющее контактную площадку на обратной стороне кристалла с металлизацией на лицевой стороне. Обобщающий кристалл в месте расположения заземляющей металлизации обратной стороны интегрируемого кристалла при интеграции, имеет сквозные металлизированные отверстия диаметром 100 мкм, металлизацию и соединяющий слой, для объединения заземляющих плоскостей. Сигнальный путь в данной конструкции проходит от верхней металлизации обобщающего кристалла, через соединяющий слой, к контактной площадке на обратной стороне интегрируемого кристалла, через сквозное металлизированное отверстие на металлизацию на лицевой стороне.

3. Результаты расчёта

Электрические параметры конструкций оценивались путем трехмерного электромагнитного расчёта, который решался методом конечных элементов, с помощью современных САПР. В конструкциях flip-chip и hot-via влияние подводящих 50-омных линий было нивелировано с помощью процедуры «deembedding». Результаты расчёта S-параметров конструкций представлены на рисунке 3.



Рисунок 3. S-параметры межсоединений 3 типов: (а) – возвратные потери в дБ, (б) – возвратные потери на диаграмме Смита, (в) – потери на проход в дБ, (г) – фазовая составляющая на проход. Непрерывные линии – ЭМ расчёт, пунктирные линии – эквивалентная схема

На рисунке 4 представлена модель эквивалентной схемы проволочного, flip-chip и hot-via межсоединений [8, 9]. В таблице 1 отражены параметры эквивалентных схем исследуемых межсоединений.



Рисунок 4. Эквивалентная схема межсоединений

Параметр	Проволочное соединение	Flip-chip	Hot-via
L, пГн	268	49	60
С1, фФ	39	1.7	15.6
С2, фФ	38	7.0	42.9
R, Ом	0.167	0.055	0.1

Таблица 1. Параметры эквивалентных схем межсоединений

4. Заключение

В работе были представлены результаты трехмерного электромагнитного анализа переходных межсоединений 3 видов интеграций. Определены параметры эквивалентных схем межсоединений. Результаты подтверждают, что применение беспроволочных методов интеграции кристаллов, flip-chip и hot-via, позволит реализовывать широкополосные ГМИС миллиметрового диапазона длин волн.

Список литературы

1. W. Heinrich et al., "Connecting Chips With More Than 100 GHz Bandwidth," IEEE J. Microw., vol. 1, no. 1, pp. 364–373, Jan. 2021, doi: 10.1109/JMW.2020.3032879.

2. . V. Testa, H. Morath, P. Goran, C. Carta and F. Ellinger, "A Cost-Effective Flip-Chip Interconnection for Applications from DC until 200 GHz," 2019 IEEE Asia-Pacific Conference on Applied Electromagnetics (APACE), 2019, pp. 1-6, doi: 10.1109/APACE47377.2019.9021003.

3. M. Rausch et al., "Technology for the Heterointegration of InP DHBT Chiplets on a SiGe BiCMOS Chip for mm-wave MMICs," 2022 52nd European Microwave Conference (EuMC), 2022, pp. 28-31, doi: 10.23919/EuMC54642.2022.9924451.

4. A. Gutierrez-Aitken et al., "Advanced Heterogeneous Integration of InP HBT and CMOS Si Technologies," 2010 IEEE Compound Semiconductor Integrated Circuit Symposium (CSICS), Monterey, CA, USA, 2010, pp. 1-4, doi: 10.1109/CSICS.2010.5619667.

5. T. E. Kazior, H. N. Atkins, A. Fatemi, Y. Chen, F. Y. Colomb and J. P. Wendler, "DBIT-direct backside interconnect technology: a manufacturable, bond wire free interconnect technology for microwave and millimeter wave MMICs," 1997 IEEE MTT-S International Microwave Symposium Digest, Denver, CO, USA, 1997, pp. 723-726 vol.2, doi: 10.1109/MWSYM.1997.602892.

6. F. J. Schmuckle, A. Jentzsch, C. Gassler, P. Marschall, D. Geiger, and W. Heinrich, "40 GHz hot-via flip-chip interconnects," in IEEE MTT-S International Microwave Symposium Digest, 2003, Philadelphia, PA, USA, 2003, pp. 1167–1170. doi: 10.1109/MWSYM.2003.1212576.

7. A. S. Efimov et al., "Flip-Chip Integration of III-V Chips on Wafer for mmW Applications," 2022 IEEE 8th All-Russian Microwave Conference (RMC), Moscow, Russian Federation, 2022, pp. 220-222, doi: 10.1109/RMC55984.2022.10079408

8. H. H. M. Ghouz and E. . -B. El-Sharawy, "An accurate equivalent circuit model of flip chip and via interconnects," in IEEE Transactions on Microwave Theory and Techniques, vol. 44, no. 12, pp. 2543-2554, Dec. 1996, doi: 10.1109/22.554598.

9. T.-P. Wang and Y.-F. Lu, "Fast and Accurate Frequency-Dependent Behavioral Model of Bonding Wires," IEEE Trans. Ind. Inf., vol. 13, no. 5, pp. 2389–2396, Oct. 2017, doi: 10.1109/TII.2017.2737525.